

IMPEDANCE METER BERBASIS FIELD PROGRAMMABLE GATE ARRAY (FPGA) UNTUK OPTIMASI RESPONS PENGUKURAN AMPLITUDO DAN BEDA FASA

Ardhi Wicaksono Santoso

Departemen Teknik Elektro dan Informatika, Sekolah Vokasi,
Universitas Gadjah Mada, Yogyakarta, Indonesia
Email: ardhi.wicaksono.s@ugm.ac.id

Isnan Nur Rifai

Departemen Teknik Elektro dan Informatika, Sekolah Vokasi,
Universitas Gadjah Mada, Yogyakarta, Indonesia
Email: isnan.nur@ugm.ac.id

Budi Sumanto

Departemen Teknik Elektro dan Informatika, Sekolah Vokasi,
Universitas Gadjah Mada, Yogyakarta, Indonesia
Email: bs.jogja@gmail.com

Alief Purnomo Aji

Departemen Teknik Elektro dan Informatika, Sekolah Vokasi,
Universitas Gadjah Mada, Yogyakarta, Indonesia
Email: alief.purnomo.aji@mail.ugm.ac.id

ABSTRAK

Impedance Meter (IM) memiliki peran fundamental dalam eksplorasi sifat listrik material, sistem biologis, dan proses elektrokimia. Dalam pengoperasiannya, pengukuran amplitudo dan beda fase menjadi aspek krusial dalam karakterisasi material dan sistem. Penelitian ini bertujuan untuk mengembangkan sistem pengukuran amplitudo dan beda fase berbasis Field-Programmable Gate Array (FPGA) dengan menerapkan metode cross-correlation. Validasi sistem dilakukan melalui pengukuran dan karakterisasi high-pass filter orde satu yang terdiri dari resistor dan kapasitor. Evaluasi kinerja mencakup aspek kecepatan, akurasi, dan responsivitas terhadap variasi frekuensi. Hasil pengukuran menunjukkan bahwa jumlah buffer dalam proses sampling data berpengaruh terhadap akurasi dan waktu pemrosesan. Untuk 100 kali pengukuran beda fase dengan jumlah buffer 2000, waktu pemrosesan tercatat sebesar 0,26 detik. Dibandingkan dengan analisis matematis, hasil pengukuran amplitudo menunjukkan rata-rata galat sebesar 0,035 V (3,5%) dengan galat maksimum 0,048 V (4,8%), sementara pengukuran beda fase memiliki rata-rata galat 0,22° dengan galat maksimum 1,26°. Jika dibandingkan dengan osiloskop, pengukuran amplitudo memiliki rata-rata galat 0,002 V (0,2%) dengan galat maksimum 0,012 V (1,2%), sedangkan pengukuran beda fase menunjukkan rata-rata galat 0,18° dengan galat maksimum 0,86°.

Kata kunci: Impedance Meter, FPGA, NIOS, Amplitudo, Beda fase, Cross Correlation

ABSTRACT

Impedance Meter (IM) plays a fundamental role in exploring the electrical properties of materials, biological systems, and electrochemical processes. In its operation, amplitude and phase difference measurements are crucial aspects of material and system characterization. This study aims to develop an amplitude and phase difference measurement system based on a Field-Programmable Gate Array (FPGA) by implementing the cross-correlation method. System validation was conducted through the measurement and characterization of a first-order high-pass filter consisting of a resistor and a capacitor. Performance evaluation includes speed, accuracy,

and responsiveness to frequency variations. Measurement results indicate that the number of buffers in the sampling process affects both accuracy and processing time. For 100 phase difference measurements with 2000 buffers, the processing time was recorded at 0.26 seconds. Compared to mathematical analysis, amplitude measurement results showed an average error of 0.035 V (3.5%) with a maximum error of 0.048 V (4.8%), while phase difference measurement exhibited an average error of 0.22° with a maximum error of 1.26°. When compared to an oscilloscope, amplitude measurement had an average error of 0.002 V (0.2%) with a maximum error of 0.012 V (1.2%), while phase difference measurement showed an average error of 0.18° with a maximum error of 0.86°.

Keywords: *Impedance Meter, FPGA, NIOS, Amplitudo, Phase, Cross Correlation*

1. PENDAHULUAN

Impedance Meter (IM) telah menjadi landasan penting dalam eksplorasi sifat listrik material, sistem biologis, dan proses elektrokimia [1]. Dalam IM, pengukuran amplitudo dan beda fase memainkan peran sentral dalam karakterisasi material dan sistem. Respons impedansi pada berbagai frekuensi memberikan pengetahuan tentang sifat dielektrik, konduktivitas, dan kapasitif, yang relevan dalam berbagai aplikasi seperti pengembangan material dan analisa elektrokimia [2]. Dalam upaya untuk memahami dan meningkatkan kinerja pengukuran amplitudo dan beda fase pada sistem IM, penelitian ini mengusung pendekatan inovatif dengan menggunakan teknologi Field-Programmable Gate Array (FPGA) sebagai *controller* utama. FPGA, sebagai platform yang dapat diprogram ulang, menawarkan potensi besar dalam meningkatkan responsivitas dan kecepatan pengukuran, membawa dampak positif dalam pemahaman lebih lanjut terhadap fenomena impedansi listrik [3].

Meskipun riset terkait IM telah banyak dilakukan, masalah utama yang masih dihadapi adalah keterbatasan sistem dalam melakukan pengukuran beda fase secara akurat dan cepat pada frekuensi yang bervariasi, terutama untuk sinyal dengan amplitudo rendah dan noise tinggi [4]. Selain itu, kurangnya fleksibilitas dalam sistem pengukuran konvensional menjadikan proses akuisisi dan pengolahan data tidak efisien, yang pada akhirnya dapat memengaruhi kualitas interpretasi data impedansi secara keseluruhan. Dalam hal ini, penggunaan FPGA dapat memberikan solusi yang inovatif dan efisien, membawa peningkatan kualitas pengukuran dan fleksibilitas sistem [5]. FPGA menawarkan kemampuan adaptabilitas yang tinggi, memungkinkan pengembangan solusi khusus dan optimal [6]. Dengan memanfaatkan kemampuan paralelisme dan kecepatan pemrosesan FPGA, diharapkan dapat mencapai tingkat kinerja yang tinggi dalam implementasi sistem IM.

Diantara pengembangan IM berbasis FPGA yang telah dikembangkan adalah Portable Electrochemical Impedance Spectroscopy untuk pengukuran impedansi pada jaringan biologi [7]. Dengan membandingkan data pengukuran sistem dengan data pengukuran Impedance analyzer komersial ZX70A pada rentang frekuensi 100 Hz - 500 kHz, hasilnya menunjukkan bahwa kesalahan relatif pengukuran amplitudo adalah 2,42% dan kesalahan absolut maksimum pengukuran fase adalah 0,936°. Pendekatan baru untuk pengukuran beda fase juga telah dikembangkan untuk aplikasi pengukuran impedansi sel kompleks dan analisa jaringan dielektrik [8]. Sistem yang dikembangkan dapat mengukur amplitudo dan terutama fase pada frekuensi mulai dari 10 Hz hingga 10 MHz. Hasil eksperimen menunjukkan resolusi fase hingga 0,01 derajat pada 1 MHz dan 0,1 derajat pada 10 MHz. Resolusi pengukuran fase yang tinggi dapat dicapai melalui time domain transformation menggunakan rangkaian high speed Analog to digital Converter (ADC). Prinsip fungsional dari rangkaian ADC ini didasarkan pada Delta-Modulation yang diintegrasikan dengan FPGA [9].

Penelitian ini memiliki tujuan utama, yaitu mengembangkan sistem pengukuran amplitudo dan beda fase yang menggunakan teknologi *Field-Programmable Gate Array* (FPGA) dengan menerapkan metode *cross-correlation*. Pengukuran ini difokuskan pada karakterisasi *high pass filter* orde satu yang terdiri dari komponen-komponen sederhana, yaitu single resistor dan kapasitor. Evaluasi kinerja mencakup aspek kecepatan, akurasi, dan responsivitas sistem terhadap variasi

frekuensi sinyal AC, dengan harapan dapat memberikan kontribusi signifikan dalam meningkatkan kemampuan teknologi IM. Penelitian ini diharapkan dapat memberikan wawasan baru terhadap cara pengukuran amplitudo dan beda fase, serta dapat membuka peluang baru dalam pengembangan teknologi pengukuran impedansi listrik dalam berbagai aplikasi medis dan industri.

2. METODOLOGI PENELITIAN

Metodologi penelitian pada penelitian ini meliputi (1) Tahapan penelitian, (2) Metode perancangan sistem, dan (3) Pengambilan data.

2.1 Tahapan Penelitian

Penelitian mengenai pengukuran amplitudo dan beda fase berbasis FPGA dibagi menjadi beberapa tahapan sebagai berikut:

- Studi Literatur: Melakukan kajian literatur untuk memahami dasar teori Impedance Meter (IM), prinsip pengukuran amplitudo, dan beda fase.
- Perancangan Sistem: Merancang secara konseptual sistem IM berbasis FPGA, termasuk rangkaian pengukuran, dan algoritma yang akan digunakan. Menyusun rencana eksperimen untuk mengukur amplitudo dan beda fase pada berbagai frekuensi.
- Pembuatan Prototipe FPGA: Mengimplementasikan desain FPGA untuk memproses sinyal pengukuran amplitudo dan beda fase. Melakukan uji coba prototipe FPGA dengan menggunakan sumber daya IM dan mengumpulkan data respons pengukuran.
- Optimasi Algoritma: Menganalisis data respons pengukuran yang diperoleh untuk mengidentifikasi potensi peningkatan dalam akurasi atau kecepatan pengukuran.
- Validasi dan Kalibrasi: Melakukan uji validasi untuk memastikan bahwa sistem FPGA memberikan hasil yang konsisten dan dapat diandalkan, serta melakukan kalibrasi sistem untuk menyesuaikan dan meningkatkan akurasi pengukuran.
- Analisis Hasil: Menganalisis data pengukuran hasil eksperimen untuk mengevaluasi kinerja sistem FPGA yang dioptimalkan. Membandingkan hasil dengan sistem IM konvensional atau sistem lain yang

2.2 Metode Perancangan Sistem

Metode perancangan sistem pengukuran amplitudo dan beda fase dilakukan dengan 2 tahap, yaitu konfigurasi FPGA dan Implementasi algoritma *Cross-Correlation*. Konfigurasi FPGA melibatkan perancangan struktur internal FPGA dan penentuan parameter seperti frekuensi sampel, panjang data, dan konfigurasi input/output. Sedangkan implementasi algoritma *cross-correlation* di dalam FPGA melibatkan penulisan kode yang dapat menghitung amplitudo dan beda fase antara sinyal input dan output pada berbagai frekuensi. Algoritma ini juga dapat mencakup proses lain seperti filtering atau pre-processing sinyal untuk meningkatkan akurasi pengukuran.

2.2.1 Konfigurasi FPGA

Konfigurasi FPGA melibatkan perancangan struktur internal FPGA untuk mendukung fungsi pengukuran amplitudo dan beda fase. FPGA yang digunakan pada penelitian ini adalah model Altera Cyclone V dengan bantuan software *Platform designer* dari *Quartus Prime* untuk mengintegrasikan komponen (*IP Core*) yang ada di dalamnya. [Gambar 1](#). menunjukkan desain struktur internal FPGA yang terdiri atas beberapa *IP Core*: *NIOS II Processor*, *direct digital synthesizer* (DDS), *Phase Locked loop* (PLL), *Digital signal processing* (DSP), dan UART. Penjelasan detail terkait fungsi utama komponen tersebut adalah:

NIOS II Processor merupakan prosesor yang dapat diprogram ulang yang banyak digunakan dalam aplikasi sistem berbasis FPGA. Fungsi utamanya adalah untuk mengatur dan mengkoordinasi

Gambar SEQ Figure * ARABIC 1. Desain struktur internal FPGA

operasi seluruh sistem. Pada pengukur amplitudo dan beda fase, NIOS II *Processor* digunakan untuk mengontrol alur kerja pengukuran, mengatur pengambilan data, dan mengelola interaksi dengan komponen lainnya.

Direct Digital Synthesizer (DDS) digunakan untuk menghasilkan sinyal sinusoidal atau gelombang lainnya dengan frekuensi yang dapat diatur secara digital. Pada pengukur amplitudo dan beda fase, DDS digunakan untuk menghasilkan sinyal acuan yang diperlukan dalam proses pengukuran, memastikan bahwa sinyal yang dihasilkan memiliki frekuensi yang dapat diatur sesuai kebutuhan eksperimen atau aplikasi tertentu.

Phase Locked Loop (PLL) digunakan untuk mengunci atau menyinkronkan frekuensi dari sinyal masukan dengan sinyal referensi tertentu. Pada pengukur amplitudo dan beda fase, PLL dapat digunakan untuk menjaga stabilitas frekuensi sinyal acuan dan memastikan bahwa fase sinyal tetap terkunci pada nilai yang diinginkan. Ini sangat penting untuk menjaga akurasi dan keandalan pengukuran.

Digital Signal Processing (DSP) bertanggung jawab untuk memproses sinyal digital yang diperoleh dari pengukuran. Pada pengukur amplitudo dan beda fase, DSP dapat digunakan untuk menerapkan filter, melakukan analisa frekuensi, dan mengolah data yang dihasilkan oleh DDS. Hal ini memungkinkan ekstraksi informasi yang lebih dalam dari sinyal pengukuran dan memungkinkan penggunaan berbagai teknik pemrosesan sinyal untuk meningkatkan akurasi dan ketepatan hasil.

UART (*Universal Asynchronous Receiver-Transmitter*) adalah antarmuka komunikasi serial yang memungkinkan pertukaran data antara sistem dan perangkat eksternal. Pada pengukur amplitudo dan beda fase, UART dapat digunakan untuk mentransfer data hasil pengukuran ke perangkat eksternal, seperti komputer atau mikrokontroler. Ini memfasilitasi pemantauan dan analisa hasil pengukuran secara real-time atau untuk penyimpanan data untuk analisa lebih lanjut.

Gambar 2. menunjukkan flowchart Alur pemrosesan data pada Impedance Meter. Data pemrosesan dalam sistem FPGA diawali dengan pengambilan sinyal analog dari rangkaian pengukuran oleh ADC, yang kemudian dikonversi menjadi data digital. Data digital ini selanjutnya diproses dalam blok Digital Signal Processing (DSP) untuk melakukan filtering dan perhitungan amplitudo serta beda fase menggunakan metode cross-correlation. Hasil pemrosesan dari DSP kemudian diakses dan dikelola oleh NIOS II Processor yang berfungsi sebagai pengendali utama sistem. Processor ini juga mengatur komunikasi antar modul, termasuk konfigurasi sinyal dari Direct Digital Synthesizer (DDS) dan kestabilan frekuensi yang dijaga oleh Phase Locked Loop (PLL). Setelah data hasil pengukuran siap, NIOS II akan mengirimkannya ke komputer melalui antarmuka UART dalam format serial, sehingga dapat ditampilkan atau disimpan untuk analisis lebih lanjut.

Gambar 3. menunjukkan arsitektur FPGA berbasis prosesor NIOS II yang

Gambar SEQ Figure * ARABIC 3. Arsitektur FPGA menggunakan NIOS II

diimplementasikan menggunakan *software Platform Designer* dari *Quartus Prime*. Arsitektur ini merupakan hasil implementasi dari rancangan blok diagram fungsional yang telah disusun sebelumnya pada gambar 1, dengan tujuan mengintegrasikan fungsi-fungsi pemrosesan amplitudo dan beda fasa ke dalam FPGA. Setiap komponen dalam arsitektur, seperti *ADC interface*, modul DSP, kontrol sinyal dari DDS dan PLL, serta komunikasi UART, diintegrasikan menggunakan *IP Core* sesuai fungsinya melalui *Platform Designer*, sehingga seluruh sistem dapat bekerja secara terkoordinasi di dalam FPGA.

Gambar SEQ Figure * ARABIC 2. Flowchart alur pemrosesan data pada IM

2.2.2 Implementasi Algoritma *Cross Correlation*

Algoritma pengukuran amplitudo dan beda fase yang digunakan dalam penelitian ini adalah metode *cross-correlation*, yang merupakan teknik analisa sinyal untuk menentukan sejauh mana dua sinyal saling berkorelasi [10]. Dalam konteks ini, metode ini digunakan untuk mengukur amplitudo dan beda fase antara sinyal input dan output. Pengukuran amplitudo sendiri dihitung berdasarkan persamaan tegangan *root means square* berikut,

$$V_{rms} = \sqrt{\frac{1}{N} \sum_{n=1}^N |x(n)|^2} \quad (1)$$

dimana V_{rms} adalah tegangan rms, $x(n)$ adalah data sampling digital dari tegangan terukur, dan n adalah jumlah sampling data.

Sedangkan beda fase dihitung berdasarkan delay waktu antara *excitation signal* v_{in} dari *signal generator* dengan *measured signal* v_{out} dari beban terukur. Pada sistem IM, *excitation signal* v_{in} dan *measured signal* v_{out} mempunyai frekuensi f yang sama, tetapi mungkin memiliki amplitudo dan fase yang berbeda. Langkah-langkah untuk menghitung beda fase menggunakan algoritma cross-korelasi adalah sebagai berikut:

1. **Normalisasi Sinyal:** normalisasi sinyal dapat membantu meminimalkan dampak perbedaan amplitudo antara kedua sinyal. Normalisasi dapat dilakukan dengan membagi setiap sinyal dengan amplitudo maksimumnya.

$$X[n] = \frac{x(n)}{|x(n)|}, \text{ dan } Y[n] = \frac{y(n)}{|y(n)|} \quad (2)$$

dimana $x(n)$ adalah bentuk digital dari *excitation signal* v_{in} , sedangkan $y(n)$ adalah bentuk digital dari *measured signal* v_{out} .

2. **Cross-Correlation:** operasi cross-korelasi antara sinyal $X[n]$ dan $Y[n]$.

$$\hat{R}_{xy}(m) = \left\{ \sum_{n=0}^{N-m-1} X_{n+m} Y_n^*, m \geq 0, \hat{R}_{yx}(-m), m < 0 \right\} \quad (3)$$

3. **Mencari posisi puncak:** Posisi puncak menunjukkan nilai maksimum korelasi antara dua sinyal dan menentukan pergeseran waktu yang menyeluruh.
4. **Hitung Pergeseran Waktu:** Pergeseran waktu mengindikasikan adanya beda fase antara dua sinyal.

$$\Delta n = b - \text{Arg}(\hat{R}_{xy}(m)) \quad (4)$$

dimana b adalah *buffer* atau banyaknya data hasil *cross correlation*.

5. **Hitung Beda Fase:** Beda fase antara dua sinyal dapat dihitung dengan menggunakan pergeseran waktu dan frekuensi sinyal.

$$\Delta \theta = \Delta n \cdot 2 \frac{\pi}{\left(\frac{f_{\text{sampling}}}{f_{\text{signal}}} \right)} \quad (5)$$

2.3 Pengambilan Data

Pengambilan data amplitudo dan beda fase pada penelitian ini menggunakan rangkaian orde pertama *high pass filter* (HPF). High-pass filter orde pertama didesain untuk melewatkan sinyal dengan frekuensi tinggi di atas frekuensi cut-off f_c dan memblokir sinyal dengan frekuensi rendah

Gambar SEQ Figure * ARABIC 4. Skematik HPF untuk validasi pengukuran

di bawah f_c [11]. Pemilihan rangkaian ini didasarkan pada beberapa pertimbangan praktis, seperti kemudahan konfigurasi, kesederhanaan persamaan, kemudahan validasi, dan kemampuannya untuk merepresentasikan kondisi pengukuran pada aplikasi IM secara realistis. Meskipun validasi sistem hanya dilakukan pada satu jenis rangkaian, yaitu HPF orde satu, karakteristik dasar dari filter ini melibatkan elemen resistif dan kapasitif yang membentuk impedansi kompleks. Oleh karena itu, HPF dapat merepresentasikan sistem impedansi kompleks secara umum, termasuk karakteristik dasar yang juga dimiliki oleh low-pass filter (LPF), band-pass filter, dan bahkan jaringan impedansi lainnya yang lebih kompleks. Struktur matematis dari HPF juga memiliki kemiripan dalam analisis frekuensi dengan tipe rangkaian lainnya, sehingga hasil validasi yang diperoleh tetap relevan untuk digunakan sebagai dasar pengembangan dan pengujian sistem pengukuran impedansi berbasis FPGA.

Hasil pengukuran tersebut kemudian divalidasi menggunakan analisa matematis, yang merupakan suatu pendekatan untuk memastikan keakuratan dan kevalidan hasil yang diperoleh. Selain itu, hasil pengukuran juga dibandingkan dengan data yang diperoleh dari oscilloscope, suatu perangkat pengukuran elektronik yang umum digunakan untuk mengukur sinyal listrik. Rangkaian HPF orde pertama relatif mudah dikonfigurasi. Komponen dasar, seperti resistor dan kapasitor, dapat dipilih dengan mudah sesuai dengan kebutuhan. [Gambar 4.](#) menunjukkan skematik *high pass filter* (HPF) untuk validasi pengukuran.

Persamaan yang menggambarkan respons frekuensi rangkaian high pass filter orde pertama sangat sederhana. Hal ini mempermudah pemahaman dan analisa matematis, sehingga evaluasi performa pengukuran dapat dilakukan dengan cepat. Pada high-pass filter orde pertama, frekuensi cut-off, f_c di mana sinyal masukan akan diblokir setengah dari amplitudonya dapat dihitung menggunakan persamaan:

$$f_c = \frac{1}{2\pi RC} \quad (6)$$

Analisa persamaan matematis rangkaian high pass filter digunakan untuk memastikan bahwa respons frekuensinya sesuai dengan ekspektasi teoritis. Misalkan *excitation signal* v_{in} mempunyai kondisi $v_{in} = A \sin(2\pi f)$ maka *measured signal* v_{out} dapat dihitung berdasarkan persamaan berikut:

$$v_{out} = \frac{v_{in}}{\left(R - \frac{j}{2\pi f C}\right)} \cdot R \quad (7)$$

Proses validasi penelitian kemudian dilakukan melalui dua langkah utama. Pertama, dengan membandingkan hasil pengukuran yang diperoleh dari sistem berbasis FPGA dengan data hasil analisa persamaan matematis. Analisa persamaan matematis dilakukan untuk memperoleh data referensi tentang amplitudo dan beda fase filter pada berbagai kondisi frekuensi. Kedua, hasil

Gambar SEQ Figure * ARABIC 5. Hasil pengukuran menggunakan oscilloskope

pengukuran juga dibandingkan dengan data empiris yang diperoleh melalui pengukuran menggunakan alat oscilloscope. Dengan melakukan validasi melalui perbandingan antara hasil pengukuran eksperimental, data analisa persamaan matematis, dan hasil pengukuran oscilloscope, diharapkan penelitian ini dapat menghasilkan informasi yang konsisten dan akurat mengenai karakteristik filter high pass orde satu yang dikarakterisasi menggunakan sistem berbasis FPGA dan metode cross-correlation.

3. HASIL DAN PEMBAHASAN

HPF yang digunakan sebagai subject pengukuran dirancang menggunakan komponen single R dengan nilai $560\ \Omega$, dan C dengan nilai $100\ \text{nF}$. Berdasarkan persamaan nomer 6, didapatkan frekuensi cut-off sebesar $2840\ \text{Hz}$. Gambar 5 menunjukkan hasil pengukuran menggunakan oscilloscope keysight yang secara langsung dapat merekam data amplitudo dari tegangan dan arus yang akan direkam dengan variasi frekuensi mulai dari $500\ \text{Hz}$ sampai $10000\ \text{Hz}$. Data tersebut berfungsi sebagai referensi bahwa sinyal tegangan dan arus dapat diukur secara langsung menggunakan osiloskop. Informasi ini selanjutnya digunakan untuk menghitung beda fasa antara kedua sinyal, yang menjadi parameter penting dalam validasi sistem pengukuran yang diusulkan

Pemilihan jumlah buffer pada proses sampling data ADC juga berpengaruh terhadap akurasi pengukuran. Jumlah buffer yang digunakan pada proses sampling dapat memengaruhi resolusi ADC [12]. Jika jumlah buffer terlalu kecil, mungkin tidak dapat menangkap variasi yang halus dalam sinyal, mengurangi resolusi dan akurasi pengukuran beda fase. Aliasing juga dapat terjadi jika frekuensi sinyal yang diukur lebih tinggi daripada dua kali frekuensi sampling (Nyquist frequency) [13]. Jumlah buffer yang tidak mencukupi untuk menyimpan data dengan benar dapat menyebabkan aliasing, yang dapat merusak hasil pengukuran beda fase.

Pada penelitian ini, jumlah buffer yang digunakan adalah 2000, 4000, dan 6000, yang disesuaikan dengan frekuensi sinyal uji untuk menangkap satu, dua, dan tiga siklus gelombang sinus secara utuh. Dengan menangkap lebih dari satu siklus, sistem diharapkan dapat membedakan pola gelombang secara lebih akurat dalam proses korelasi silang. Jumlah buffer 2000 dipilih untuk merepresentasikan satu siklus penuh sinyal $2\ \text{kHz}$, sementara buffer 4000 dan 6000 digunakan untuk menangkap dua dan tiga siklus berturut-turut. Pendekatan ini memungkinkan evaluasi akurasi pengukuran beda fase berdasarkan jumlah informasi siklus yang tersedia dalam satu kali proses

Gambar SEQ Figure * ARABIC 6. Hasil korelasi silang dengan variasi jumlah buffer

sampling, sekaligus mengkaji pengaruh peningkatan buffer terhadap latensi dan performa sistem secara keseluruhan.

Gambar 6 menunjukkan hasil korelasi silang dengan variasi jumlah buffer untuk menangkap sinyal 2 kHz. Untuk setiap 100 pengukuran dibutuhkan waktu 0.26 detik dengan jumlah buffer 2000, dan 0.33 detik dengan jumlah buffer 6000. Terlihat dari hasil korelasi bahwa jumlah buffer yang lebih besar dapat meningkatkan akurasi perhitungan beda fase, tetapi perlu diperhatikan bahwa penambahan buffer juga dapat menambah latensi dalam system. Semakin besar buffer, waktu yang dibutuhkan untuk pengolahan sinyal juga semakin besar. Hal ini disebabkan karena proses korelasi silang membutuhkan pengolahan data dalam jumlah besar secara simultan, sehingga beban komputasi pada FPGA meningkat seiring bertambahnya ukuran buffer. Oleh karena itu, pemilihan ukuran buffer harus mempertimbangkan *trade-off* antara akurasi pengukuran dan kecepatan sistem. Dalam aplikasi *real-time*, keseimbangan antara keduanya menjadi penting untuk menjaga performa sistem tetap optimal.

Gambar 7 menunjukkan hasil pengukuran amplitudo tegangan pada frekuensi 500 Hz – 10000 Hz, dengan sumbu X merepresentasikan frekuensi (Hz) dan sumbu Y menunjukkan nilai tegangan (Volt). Sementara Gambar 8 menunjukkan hasil pengukuran beda fase dengan sumbu X adalah frekuensi (Hz) dan sumbu Y adalah sudut fase (derajat). Pada kedua grafik, garis biru merupakan hasil perhitungan matematis yang digunakan sebagai referensi dalam penghitungan error, garis merah menunjukkan hasil pengukuran yang diperoleh dari sistem berbasis FPGA, sedangkan garis hijau putus-putus menunjukkan hasil pengukuran menggunakan oscilloscope.

Gambar SEQ Figure * ARABIC 8. Hasil pengukuran beda fase pada frekuensi 500 Hz – 10000 Hz

Hasil pengukuran amplitudo dengan analisa matematika menunjukkan rata-rata error sebesar 0.035 volt (3.5%) dan nilai error maksimal sebesar 0.048 volt (4.8%). Sementara itu, untuk pengukuran beda fase, rata-rata errornya adalah 0.22 derajat, dengan nilai error tertinggi mencapai 1.26 derajat. Bila dibandingkan dengan pengukuran menggunakan oscilloscope, hasil pengukuran amplitudo menunjukkan rata-rata error sebesar 0.002 volt (0.2%) dan nilai error maksimal sebesar 0.012 volt (1.2%). Sementara itu, untuk pengukuran beda fase, rata-rata errornya adalah 0.18 derajat, dengan nilai error tertinggi mencapai 0.86 derajat.

Validasi menggunakan oscilloscope lebih akurat daripada menggunakan analisa matematika karena mengakomodasi ketidakidealitas komponen sehingga dapat memberikan gambaran yang lebih realistis tentang perilaku sebenarnya dari sinyal fisik yang diukur. Oscilloscope merekam sinyal aktual yang melalui rangkaian dengan mempertimbangkan toleransi dan karakteristik fisik dari komponen seperti resistor dan kapasitor. Sedangkan analisa matematika menganggap nilai resistor dan kapasitor ideal. Jika nilai resistor dan kapasitor tidak sesuai dengan nilai ideal yang dianggap dalam analisa matematika, hal ini dapat mempengaruhi akurasi hasil analisa tersebut.

Berdasarkan hasil yang telah diperoleh, masih terbuka luas kesempatan untuk penelitian lanjutan di bidang aplikasi FPGA untuk pengukuran IM diantaranya meliputi, peningkatan akurasi, pengembangan algoritma kalibrasi, dan integrasi dengan system elektronis atau piranti medis

Gambar SEQ Figure * ARABIC 7. Hasil pengukuran tegangan pada frekuensi 500 Hz – 10000 Hz

lainnya. peningkatan akurasi meliputi identifikasi dan implementasikan metode-metode baru untuk mengoptimalkan akurasi pengukuran amplitudo dan beda fase, terutama pada nilai error tertinggi [14]. Evaluasi dan perbandingan performa alat ukur dengan berbagai sumber gangguan, dan kembangkan strategi untuk mengurangi dampak gangguan tersebut. Pengembangan algoritma kalibrasi meliputi rancangan algoritma kalibrasi yang lebih canggih untuk mengurangi atau mengkompensasi kesalahan pengukuran pada berbagai kondisi operasional, serta melakukan uji coba algoritma kalibrasi menggunakan kondisi yang bervariasi untuk menilai efektivitasnya dalam meningkatkan akurasi [15]. Sedangkan integrasi dengan sistem elektronis atau piranti medis lainnya untuk aplikasi yang lebih luas dan lebih terintegrasi serta untuk menguji kehandalan alat ukur dalam lingkungan aplikatif yang sesuai [16].

4. KESIMPULAN

Alat ukur amplitudo dan beda fase berbasis FPGA untuk mendukung sistem Impedance Meter telah berhasil dikembangkan dengan kesimpulan sebagai berikut.

1. Jumlah buffer pada proses sampling data dapat memengaruhi akurasi dan waktu pemrosesan data. Waktu yang dibutuhkan untuk 100 kali pengukuran beda fase adalah 0.26 detik dengan jumlah buffer 2000.
2. Dibandingkan dengan analisa matematika hasil pengukuran amplitudo mempunyai rata error 0.035 volt (3.5%) dan nilai error tertinggi 0.048 (4.8%) sedangkan untuk pengukuran beda fase mempunyai rata rata error 0.22° (derajat) dan nilai error tertinggi 1.26° (derajat).
3. Dibandingkan dengan oscilloscope hasil pengukuran amplitudo mempunyai rata error 0.002 volt (0.2%) dan nilai error tertinggi 0.012 (1.2%) sedangkan untuk pengukuran beda fase mempunyai rata rata error 0.18° (derajat) dan nilai error tertinggi 0.86° (derajat).
4. Analisa matematika memberikan pemahaman teoritis yang penting, sedangkan validasi dengan oscilloscope dapat memberikan informasi yang lebih akurat dan realistis dalam kondisi praktis dengan mempertimbangkan ketidakidealitas komponen.

DAFTAR PUSTAKA

- [1] I.N. Rifai, M.R. Baidillah, R. Wicaksono, S. Akita, and M. Takei, Quantification of dermis sodium concentration in skin layers by power spectral density drop of square-wave electrical impedance spectroscopy (PSDd-sEIS), *Meas. Sci. Technol.* 34 (2023) 1–15.
- [2] R.B. Relado, A. Naba, and D.H. Santjojo, Alat Ukur Impedansi Akustik Material Logam Dengan Metode Ultrasonik Pulsa Echo, *Brawijaya Phys. Student J.* 2 (2014).
- [3] I.N. Rifai, M.R. Baidillah, R. Wicaksono, S. Akita, and M. Takei, Sodium Concentration Imaging in Dermis Layer by Square-wave Open Electrical Impedance Tomography (SW-o EIT) with Spatial Voltage Thresholding (SVT), *Biomed. Phys. Eng. Express.* 9 (2023) 1–13.
- [4] G. Setyawan, P.A. Sejati, R. Ogawa, et al., Detection of invasive ductal carcinoma in quadrant breast areas by electrical impedance tomography implemented with gaussian relaxation-time distribution (EIT-GRTD), *Biomed. Phys. Eng. Express.* 10 (2024).
- [5] S. WS, and D. Triyono, A Chip of Counter and Parallel Interface Port Using FPGA, in: *Proc. Sci. Meet. Present. Basic Res. Nucl. Sci. Technol. Part I Physics, Nucl. React. Instrum., National Nuclear Energy Agency, Indonesia, 2002: p. 265.*

- [6] M.T.R.J.P.M.R.S.T.M.T. Raden Arief Setyawan ST., Implementasi Filter Digital Fir (Finite Impulse Response) Pada Field Programmable Gate Arrays (Fpga), *J. Mhs. Tek. Elektro Univ. Brawijaya*. 1 (2013).
- [7] Z. Jiang, J. Yao, L. Wang, et al., Development of a Portable Electrochemical Impedance Spectroscopy System for Bio-Detection, *IEEE Sens. J.* 19 (2019) 5979–5987.
- [8] D. Trebbels, D. Woelki, and R. Zengerle, High precision phase measurement technique for cell impedance spectroscopy, *J. Phys. Conf. Ser.* 224 (2010).
- [9] C. Dick, and F. Harris, FPGA signal processing using sigma-delta modulation, *IEEE Signal Process. Mag.* 17 (2000) 20–35.
- [10] R. Hidayat, I.N. Rifai, W. Widada, and A.P. Adi, Doppler circular array antenna principle for determining azimuth angle of radio transmitter, in: 2011 Int. Symp. Intell. Signal Process. Commun. Syst. "The Decad. Intell. Green Signal Process. Commun. ISPACS 2011, 2011.
- [11] J. Hendry, B. Sumanto, Y. Mileniandi, and P.M. Wening, Implementation of Pre-Emphasis Analog Filter on Raspberry Pi Using Zero-Order Hold Discretization as a Pre-Processing to Humanoids' Commands Recognition, *J. List. Instrumentasi, Dan Elektron. Terap.* 3 (2022) 40–44.
- [12] J. Hendry, I.N. Rifai, and Y. Mileniandi, Sampled and discretized of short-time Fourier transform and non-negative matrix factorization: the single-channel source separation case, *J. Teknol. Dan Sist. Komput.* 9 (2021) 41–48.
- [13] D. Gubbins, S. Kwon, B. Lee, P.K. Hanumolu, and U.-K. Moon, A continuous-time input pipeline ADC with inherent anti-alias filtering, in: 2009 IEEE Cust. Integr. Circuits Conf., 2009: pp. 275–278.
- [14] A. Nissinen, V.P. Kolehmainen, and J.P. Kaipio, Compensation of modelling errors due to unknown domain boundary in electrical impedance tomography, *IEEE Trans. Med. Imaging.* 30 (2011) 231–242.
- [15] A. McEwan, A. Romsauerova, R. Yerworth, L. Horesh, R. Bayford, and D. Holder, Design and calibration of a compact multi-frequency EIT system for acute stroke imaging, *Physiol. Meas.* 27 (2006).
- [16] M. Rafiei-Naeini, and H. McCann, Low-noise current excitation sub-system for medical EIT, *Physiol. Meas.* 29 (2008).